

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-177052

(P2001-177052A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)	
H 0 1 L	25/065	H 0 1 L	25/08	B
	25/07		23/52	C
	25/18			
	23/52			

審査請求 未請求 請求項の数20 O L (全 9 頁)

(21) 出願番号 特願2000-325116 (P2000-325116)
(22) 出願日 平成12年10月25日 (2000.10.25)
(31) 優先権主張番号 09/426453
(32) 優先日 平成11年10月25日 (1999.10.25)
(33) 優先権主張国 米国 (U S)

(71) 出願人 596092698
ルーセント テクノロジーズ インコーポ
レーテッド
アメリカ合衆国, 07974-0636 ニュージ
ャーシイ, マレイ ヒル, マウンテン ア
ヴェニュー 600
(72) 発明者 ウォルター エル. ブラウン
アメリカ合衆国 07922 ニュージャーク
シイ, パークレー ハイツ, ケンブリッジ
ドライブ 138
(74) 代理人 100064447
弁理士 岡部 正夫 (外11名)

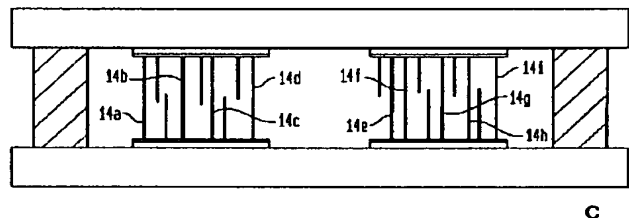
最終頁に続く

(54) 【発明の名称】 原位置微小相互接続回路装置およびその製造方法

(57) 【要約】 (修正有)

【課題】 各回路基盤の原位置でナノワイヤを成長形成して、各回路基盤上のナノワイヤが相互接続された構造を創出し、原位置で相互接続を行う方法を提供する。

【解決手段】 平行な2つの回路基板10, 10'を一定の間gを空け、接触パッド12a, 12a'及び12b, 12b'が対向するように配置してナノワイヤ14を選択的に成長させる触媒核形成層26をパッド表面に設ける。ナノワイヤ14は互に対向する側に成長し原位置での相互接続を達成する。



【特許請求の範囲】

【請求項 1】 少なくとも第 1 の回路基盤と第 2 の回路基盤と、それらの間に配置された複数の実質的に平行なナノワイヤとを含む相互接続された回路装置を製造する方法であって、

少なくとも前記第 1 の回路基盤と第 2 の回路基盤を間隔を空けた実質的に平行な関係で整列して、それらの間に隙間を画定するステップと、

少なくとも前記第 1 の回路基盤上に触媒核形成層を堆積するステップと、

少なくとも前記第 1 の回路基盤上に、前記触媒核形成層から前記複数のナノワイヤを成長形成するステップと、前記成長形成したナノワイヤを前記第 2 の回路基盤に接続して、相互接続された回路装置を提供するステップとを含む方法。

【請求項 2】 前記ナノワイヤは、少なくとも前記第 1 の回路基盤に対して水平方向に成長形成されることを特徴とする、請求項 1 に記載の方法。

【請求項 3】 少なくとも前記第 1 の回路基盤および第 2 の回路基盤は、それらに画定されたスロットを有する半導体ウェーハを含むことを特徴とする、請求項 2 に記載の方法。

【請求項 4】 1 つまたは複数の電子装置を前記相互接続された回路装置に結合するステップを更に含むことを特徴とする、請求項 3 に記載の方法。

【請求項 5】 少なくとも 2 つの回路基盤と、少なくとも第 1 の接触パッドおよび第 2 の接触パッドを画定するために、前記少なくとも 2 つの回路基盤のそれぞれの少なくとも 1 つに設けられた接触パッドと、前記 2 つの回路基盤を相互接続するために、前記第 1 の接触パッドおよび前記第 2 の接触パッドの間に設けられた、複数の実質的に平行なナノワイヤとを含む、相互接続された回路装置を製造する方法であって、

前記 2 つの回路基盤を間隔を空けた実質的に平行な方向に整列して、所定の大きさを有する隙間をそれらの間に画定するステップであって、前記第 1 の接触パッドを前記第 2 の接触パッドに対面して整列するステップと、少なくとも前記第 1 の接触パッドの表面上に、触媒核形成層を堆積するステップと、

少なくとも前記第 1 の接触パッドの前記触媒核形成層から、前記複数のナノワイヤを成長形成するステップと、前記成長形成したナノワイヤを、前記第 2 の接触パッドまたは前記第 2 の接触パッド上に成長形成されたナノワイヤの何れかに結合して、前記相互接続された回路装置を提供するステップとを含む方法。

【請求項 6】 前記触媒核形成層を堆積するステップは、前記第 1 の接触パッドおよび第 2 の接触パッドに前記層を堆積することと、前記第 1 の接触パッドおよび第 2 の接触パッドの表面上の前記触媒核形成層から前記複数のナノワイヤを成長形成することとを含むことを特徴

とする、請求項 5 に記載の方法。

【請求項 7】 電界を印加して、前記ナノワイヤの成長形成を、前記回路基盤に対して直立の整列された方向に促進するステップを更に含み、前記ナノワイヤを結合する前記ステップは、成長形成の間にナノワイヤを結合することを含むことを特徴とする、請求項 6 に記載の方法。

【請求項 8】 前記ナノワイヤを成長形成する前記ステップは、前記ナノワイヤを前記隙間の大きさの半分よりも長く成長形成させることを含み、前記結合するステップは、隣接するナノワイヤ間におけるファンデルワールス引力結合を含むことを特徴とする、請求項 5 に記載の方法。

【請求項 9】 隣接するナノワイヤ間における物理的接触を機械的に刺激するステップを更に含むことを特徴とする、請求項 8 に記載の方法。

【請求項 10】 導電性金属で前記ナノワイヤを被覆して、前記ナノワイヤ間の相互接続を強化するステップを更に含む、請求項 8 に記載の方法。

【請求項 11】 少なくとも前記第 2 の接触パッドは、はんだ材料で被覆されており、前記ナノワイヤを成長形成するステップは、前記第 1 の接触パッドから前記ナノワイヤを成長形成することとを含み、前記接続するステップは、前記ナノワイヤが前記第 2 の接触パッドにはんだ付け結合されるように、少なくとも前記第 2 の接触パッドを加熱することを含むことを特徴とする、請求項 5 に記載の方法。

【請求項 12】 電界を印加して、少なくとも前記第 1 の接触パッドの表面に対して直立の整列された方向で、前記ナノワイヤの成長を促進するステップを更に含む、請求項 5 に記載の方法。

【請求項 13】 前記 2 つの回路基盤を整列する前記ステップは、前記 2 つの回路基盤の間に所定の高さを有するスペーサを設けて、前記 2 つの回路基盤を一定の間隔が空いた関係で維持することを含むことを特徴とする、請求項 5 に記載の方法。

【請求項 14】 前記触媒核形成層は導電性であることを特徴とする、請求項 5 に記載の方法。

【請求項 15】 前記触媒核形成層は、合金、炭化物、窒化物およびケイ化物からなる群から選択される材料で製造することを特徴とする、請求項 5 に記載の方法。

【請求項 16】 前記ナノワイヤはヘテロ接合を含むことを特徴とする、請求項 5 に記載の方法。

【請求項 17】 前記成長形成するステップは、前記整列するステップの前に行うことを特徴とする、請求項 5 に記載の方法。

【請求項 18】 相互接続された回路装置を製造する方法であって、少なくとも 2 つの回路基盤を提供するステップであって、少なくとも 1 つの接触パッドが前記少なくとも 2 つ

の回路基盤のそれぞれに設けられて、少なくとも第1の接触パッドおよび第2の接触パッドを画定するステップと、

触媒核形成層を、前記第1の接触パッドおよび第2の接触パッドの表面に堆積するステップと、

前記2つの回路基盤を、間隔を空けた実質的に平行な方向に整列して、それらの間に隙間を画定するステップであって、前記第1の接触パッドは前記第2の接触パッドに対面して整列されるステップと、

電界が印加されている状態で、前記第1の接触パッドおよび第2の接触パッドの表面から複数のナノワイヤを成長形成して、前記接触パッドに実質的に直交した方向への前記ナノワイヤの成長を促進するステップであって、前記第1の接触パッドから成長形成される複数のナノワイヤは、前記第2の接触パッドから成長形成される複数のナノワイヤと結合して、それによって、相互接続された回路装置を提供するステップとを含む方法。

【請求項19】 少なくとも3つの回路基盤が設けられ、隣接する回路基盤間で成長形成された前記複数のナノワイヤに積み重ねられた方向に整列されて、多層積み重ね構成を作り出すことを特徴とする、請求項18に記載の方法。

【請求項20】 請求項1によって製造される、相互接続回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、共に本願の譲受人に譲渡されており、参照することにより本明細書に含めた、本発明の発明者Jinにより1999年9月24日に出願された、「Tactile Sensor Comprising Nanowires and Method for Making the Same」という名称の米国特許出願、および、本発明の発明者Brown、JinおよびZhuにより本願と共に出願された、「Article Comprising Vertically Nano-Interconnected Circuit Devices and Method for Making the Same」という名称の米国特許出願に関連する。

【0002】 本発明は微小相互接続回路およびその製造方法に関し、特に、電導性ナノワイヤと相互接続された構造、および原位置で相互接続を行う方法に関する。

【0003】

【従来の技術】 直径1～100ナノメートルで長さ0.1～100 μ m程度の、非常に小さい寸法のカーボン・ナノチューブなどのナノ・スケール・ワイヤは、近年大きな注目を集めている。Liu et al., SCIENCE, Vol. 280, p. 1253 (1998); Ren et al., SCIENCE, Vol. 282, p. 1105 (1998); Li et al., SCIENCE, Vol. 274, p. 1701 (1996); Frank et al., SCIENCE, Vol. 280, p. 1744 (1998); J. Tans et al., NATURE, Vol. 36, p. 474 (1997); Fan et al., SCIENCE, Vol. 283, p. 512 (1999); Collins et al., SCIENCE, Vol. 278, p. 100

(1997); Kong et al., NATURE, Vol. 395, P. 878 (1998); およびEbbesen et al., NATURE, Vol. 382, p. 54 (1996)参照。

【0004】 カーボン・ナノチューブは、独特な原子配列、ナノ・スケール構造、ならびに一次元的電気作用、量子コンダクタンスおよびバリスティック輸送特性などの興味深い物理的特性を示す。Frank 等によって報告されたように、カーボン・ナノチューブにおけるバリスティック輸送は、いくつかの超伝導体の電流密度の大きさに匹敵するかそれよりも大きい電流密度の大きさでの、電気回路における大量の電流通過を可能にする。カーボン・ナノチューブは、概して高いアスペクト比を有する、最小寸法のナノワイヤ材料の1つである。これらは、単壁ナノチューブの場合には～1nmの、また、多壁ナノチューブの場合には～50nm未満の小径を有する。Rinzler等, APPLIED PHYSICS, Vol. A67, p. 29 (1998); Kiang等, J. PHYSICAL CHEM., Vol. 98, p. 6612 (1994)、およびKiang等, PHYSICAL REVIEW LETTERS, Vol. 81, p. 1869 (1998)参照。

【0005】 高品質の単壁カーボン・ナノチューブは、通常、レーザーアブレーションまたはアーク法による、任意に配向された、針状または麺状の、絡まったナノチューブとして成長形成される（黒鉛状またはアモルファス相などの非ナノチューブ材料、触媒金属などを除去するために、アーク生成カーボン・ナノチューブには、化学的洗浄工程が通常は必要である）。Ren 等、Fan 等、およびLi 等によって使用されているような、化学蒸着法（CVD）は、基板に対して直立した半整列または整列の平行成長形成を伴うことが多い、基板に取り付けられた多壁ナノチューブを生成する傾向にある。これらの記事に記載されているように、温度、時間、前駆物質濃度、フローレートなどの反応パラメータが最適化されているときに、エチレン、メタン、またはベンゼンなどの炭化水素含有前駆物質の接触（触媒）分解は、カーボン・ナノチューブを生成する。Ni、Co、Feなどの薄被覆などの核形成層は、多数の分離したナノチューブを核形成するために、基板表面に意図的に付加されることが多い。カーボン・ナノチューブは、かかる金属核形成層を使用することなく、たとえば、これらの触媒金属原子の1つまたは複数を含む化学成分（フェロセンなど）と混合された炭化水素含有の前駆物質を使用することによるなどして、核形成して成長形成することもできる。化学蒸着の間に、これらの金属原子は、基板表面上でナノチューブを核形成する役割を果たす。Cheng 等, CHEM. PHYSICS LETTERS, Vol. 289, p. 602 (1998) 参照。

【0006】

【発明が解決しようとする課題】 電気回路設計、相互接続およびパッケージングにおける現在の趨勢は、より微細なフィーチャの使用に向かっており、近年にはサブミ

クロンのフィーチャ・サイズに到達した。所望の超高密度電子パッケージングを製作するためには、回路線幅が狭いこと、ならびに垂直統合回路層を備えた三次元多層構成が重要である。しかし、現在利用可能な方法で成長形成されたナノワイヤは、かかる目的には適さない。レーザアブレーションまたはアーク法によって一般的に合成されたものなどの、成長形成されたままの単壁ナノチューブ(SWNT)は、麵状の構成を有しており、互いに絡まっていることが多い。化学蒸着法によって一般的に製造されるものなどの多層ナノチューブ(MWNT)の方が、整列された平行な構成においては製作し易い。しかし、Ren 等およびLi 等によって報告されたものなどの、これらの成長形成されたままのナノチューブは、高さまたは長さが異なる。電気的な短絡や回路がない信頼できる回路相互接続のためには、均等で特定の所定の長さを有するナノワイヤを作製することが望ましい。本発明の発明者Brown、ChoiおよびJinによって本願と共に出願された、「Article Comprising Vertically Nano-Interconnected Circuit Devices and Method for Making the Same」という名称の同時係属中の出願は、ナノワイヤの長さを均等にして、それらを相互接続のために回路基盤に結合する製作手法を開示している。しかし、回路パッド間またはコンポーネント間の原位置にナノワイヤを成長形成する方法を提供し、それによって均等化およびはんだ付け作業を回避することも有利であろう。

【0007】

【課題を解決するための手段】本発明は、平行な構成または並立した構成の何れかで設けられた少なくとも2つの回路層または回路装置と、それらの間に配置された複数の実質的に均等な長さのナノワイヤとを有する、ナノ相互接続回路装置を含む。また、相互接続装置の回路基盤の少なくとも1つでの、ナノワイヤの原位置成長形成を含む、装置の製造方法も開示している。原位置成長形成の方法は、少なくとも第1および第2の回路基盤を提供すること、これらの回路基盤を間隔を空けた実質的に平行な関係で整列して、それらの間に隙間を画定すること、これらの回路基盤の少なくとも1つに触媒核形成層を堆積すること、および複数のナノワイヤが第1および第2の基盤の間に配置されるように、触媒核形成層から複数のナノワイヤを成長形成することを含む。成長形成されたままのナノワイヤは、相互接続回路装置を形成するように結合される。一実施形態においては、ナノワイヤは第1および第2の基盤の両方から成長形成し、共に成長形成するときに結合することにより結合される。もう1つの実施形態においては、ナノワイヤは回路基盤の一方から成長形成して、他方の回路基盤にはんだ付けされる。更にもう1つの実施形態においては、ナノワイヤは、第1および第2の回路基盤が整列されているときには隣接するナノワイヤが重なり合い、次に、隣接するナノワイヤを、ファンデルワールス引力結合および任意の

更なる電氣的接続で、相互接続するように成長形成する。本発明を用いて、垂直または水平相互接続を達成できる。

【0008】

【発明実施の形態】本発明を理解し易くするために、例示的な実施形態を、付属の図面を参照しながら以下で説明する。ここで参照する図面は、本発明の概念を図示することを目的としており、限定するためのものではないことを理解されたい。図面中で使用する同様の符号は、同様の特徴を意味する。

【0009】出願人は、回路装置層の間でワイヤを接続する、ナノ・スケールとして有用なカーボン・ナノチューブなどの、導電性のナノワイヤを作製する方法を発見した。本明細書中で説明する方法は、1つまたは複数の回路基盤上でのナノワイヤの原位置成長形成および相互接続を含む。2つの回路層または嵌合装置の間におけるような、回路相互接続のために、多数の小分割平行伝導パスの使用を、整列したナノワイヤを用いて達成することができる。ナノワイヤは、たとえば、望ましくない応力によって引き起こされる、短期および長期の信頼性の問題を回避するに当たって、有利な、相互接続媒体の弾性コンプライアンスおよび柔軟性を提供する。相互接続媒体に掛かる応力の共通の発生源は、局所的な温度勾配、装置に用いられている異なった材料間の熱膨張係数の不整合に起因する応力、エレクトロマイグレーションに誘起された応力、および装置組立、取り扱い、試験、または輸送中において発生する機械的応力および熱応力を含む。本発明は、相互接続媒体または回路コンポーネントの疲労、クリープ、変形を含むかかる応力によって引き起こされる信頼性の問題を回避する。

【0010】ナノワイヤは、レーザアブレーション、アーク放電、あるいは前駆物質ガスまたは前駆物質ガスの混合の化学蒸着などの、様々な既知の方法によって合成できる。ここで、それぞれ本願の譲受人に譲渡され、参照することにより本明細書に含めた、同時に係属中の米国特許出願である、本発明の発明者Jinにより1999年1月25日に出願された「Article Comprising Enhanced Nanotube Emitter Structure and Process for Fabricating Article」という名称の出願、および1999年9月24日に出願された「Tactile Sensor Comprising Nanowires and Method for Making the Same」という名称の出願、ならびに発明者Brown、Jin及びZhuによって本願と共に出願された「Article Comprising Vertically Nano-Interconnected Circuit Devices and Method for Making the Same」という名称の出願を参照する。これらの出願は、ナノワイヤを製造する方法、および垂直相互接続を行う結合技術を開示している。本明細書中で開示した方法を用いると、ナノワイヤは回路基盤上の原位置で成長形成されて、相互接続される。こうして、上記で引用した同時に係属中のBrown、Jin及びZhuの出

願において開示されたような均等化及びはんだ付け結合工程を回避できる。

【0011】図面を参照すると、図1A～1Cは、2つの回路基盤の間におけるナノワイヤの原位置成長形成に関する例示的工程を示す略図である。図1Aにおいて、電気接触パッド12a、12b、12a'及び12b'を有する2つの嵌合回路基盤10、10'が、接触パッドが互いに対面するように配置されている。対応する接触パッド（たとえば、12a、12a'及び12b、12b'）の相対的な位置は整列されており、基盤は、パッドの整列と所望のパッド間の間隔を維持するために、固定位置に保持されている。図1A～1Cにおいて、2つの回路層は互いに対面して配置されている。しかし、所望であれば、たとえば、高密度、三次元回路構造などの、多層積み重ね構成を達成するために、付加的な層を積み重ねてもよいことを理解されたい。

【0012】ナノワイヤがパッド表面上で選択的に成長形成されるように、触媒核形成層26は、各接触パッドの表面上に選択的に設けることが好ましい。触媒核形成層は、通常、約1～500nm、更に好適には2～50nmの範囲にある厚さを有する、触媒（接触）材料の薄膜を含む。核形成層は、スパッタリング、蒸着、CVD、及び電気化学的堆積などの、当該事業分野において既知の堆積方法によって堆積してもよい。核形成層を形成する例示的な触媒材料は、Ni、Co、Fe、またはこれらの材料の合金を含む。触媒材料は、回路相互接続を有効にするに当たり使用するために導電性を有するべきであり、たとえば、金属、合金、炭化物、窒化物、またはケイ化物を含んでもよい。

【0013】接触パッド12a、12b、12a'、12b'を製造するのに使用する材料は、たとえば、Al、Cu、W、TaまたはCoSi₂などの、半導体回路製造において一般的に使用する材料から選択することができる。選択されたパッド材料は、CVD用の処理温度で安定しているべきであり、通常この温度は400～1000℃の範囲にある。代替的に、上記のように炭化物または窒化物から製造することができるが、この場合には炭化物または窒化物は金属化、拡散障壁としての役割を果たすことができ、また、ある場合には、触媒材料としての役割を果たすことができる。通常、回路基盤は、薄膜堆積の後に、その上に接触パッドをリソグラフィ技術でパターンニングされた状態で、Si、GeおよびGaAsなどの半導体材料から製造する。接触パッド12a、12bなどは通常、面積が25平方ミクロン未満であり、1平方ミクロン未満であることが好ましく、また0.01平方ミクロン未満であることが更に好ましい。パッドの形状は重要ではなく、たとえば、正方形、矩形、円形であてもよく、あるいは他の形状であってもよい。また、平行な導電性ストリップを交差させて形成される接触位置のマトリックスを含んでもよい。図1A

においては、嵌合回路基盤10、10'の間の所望の隙間「g」は、通常は0.01～500ミクロンの範囲にあり、0.1～100ミクロンの範囲にあることが好ましく、また、0.2～10ミクロンの範囲にあることが更に好ましい。この隙間を維持するためにスペーサ17を使用することができ、これは基盤10、10'の一方または両方に堆積された膜で構成してもよく、あるいは、それらの間に置かれたセラミックまたはポリマーの結合層で構成してもよい。

【0014】図1Aに示したように、嵌合基盤10、10'が一旦適切に整列されると、ナノワイヤを互いの方に向けて核形成して成長形成することができる。たとえば、図1Bは、互いの方に向けて成長形成している2つのナノワイヤ14、14を示している。触媒核形成層を接触パッドのみに上に堆積すると、ナノワイヤは図示したようにパッドの範囲からのみ成長形成し、パッド間の表面18では成長形成しない。ナノワイヤはパッド表面に直立に成長形成するのが有利である。完全な垂直

（直立）整列からの偏向は僅かなものであることが好ましく、すなわち、完全（90°）な整列から25度程度未満であることが好ましく、また、15度程度未満であることが更に好ましい。パッド表面に直立な平行で整列された成長を促進するために、外部電界を適用してもよい。適用する電界の強さは、ナノワイヤの材料およびその所望の寸法（たとえば、直径、機械的剛性、および電気的特性）に左右されるが、通常、電界は約0.01～1000ボルト／ミクロンの範囲にあり、1～200ボルト／ミクロンの範囲にあることが好ましい。

【0015】CVD処理が続くと、上側または下側の嵌合回路基盤から成長形成するナノワイヤが接触する。十分な電界の存在下では、たとえば「基礎成長メカニズム」または「チップ成長メカニズム」（S. Amelinckx等、SCIENCE Vol. 265 (1994), p. 635、ならびに上記で引用したFanおよびLiによる記事を参照）などの、関係する成長メカニズムに応じて、近接した対のナノワイヤが、図1Cに示したように、単一のナノワイヤ14a、14b、14c...14iへと結合されることがある。原位置垂直相互接続は、このようにして実現される。ナノワイヤの全てまたはほぼ全てが結合する必要はなく、垂直相互接続を有効にするために、十分な数のナノワイヤが結合することが必要なだけである。

【0016】ナノワイヤの原位置成長形成および相互接続に関する進歩的な方法は、図2に示した、ナノワイヤ処理独特の装置特性にも適用できる。直線状に接続した金属半導体ワイヤを使用してもよい。たとえば、図2は、半導体ナノワイヤ4bの末端に取り付けられた金属炭素ナノチューブ4aを示している。J. Hu等、NATURE Vol. 399 (1999), p. 48も参照。金属半導体ヘテロ接合を、1つまたは複数のナノワイヤと一体にして、調整ダイオード装置としての役割を果たさせることができる。

p-n接合、トランジスタ構造、またはトンネリング装置構造などの他の種類の装置を、ナノワイヤに組み込んでもよい。瞬間的な成長形成および結合技術を使用することで、金属-半導体-金属または半導体-金属-半導体の接合の配列を達成できる。ナノチューブの成長形成がチップ成長メカニズムに基づく場合には、特定のCVD合成条件の下における場合のように、触媒金属粒子が前進ナノチューブ・チップで必要になることがある。この場合には、2本の結合するナノチューブが、その内部空洞に触媒粒子を飲み込むか、横方向にそれらを放出して成長形成および結合を続けてもよく、あるいは、触媒粒子が接触して金属対金属の結合（ファンデルワールス引力結合、または、十分に高いCVD温度では、拡散結合）を形成してもよい。触媒粒子が飲み込まれるか部分的に放出される場合には、ナノワイヤの原子配列はそのような場所で妨害され、このこと自体が、局所的に応力を加えられるか曲げられた領域のために、半導体領域またはヘテロ接合を誘導し得る。

【0017】図3Aおよび3Bは、原位置成長形成および垂直相互接続に関する代替的な例示的工程を示している。ここで、2つの回路基盤10、10'が上記のように設けて整列し、この整列を維持するためにスペーサ17を使用することができる。ナノワイヤは、一方の回路基盤10の接触パッド12a、12b上で成長形成し、触媒核形成層26で被覆し、一方、他方の回路基盤10'の接触パッド12a'、12b'は、はんだ材料38で被覆する。はんだ材料は、Au-Sn、Sn-Ag、Sn-Sb、Pb-Sn、Bi-Sn、In-Sn、In-Ag共融はんだ、または当該技術分野で知られている他のはんだとすることができる。ナノワイヤの合成に、たとえば、~500?でのCVDのような高温処理が必要な場合には、はんだ層材料は、当該技術分野でよく知られた硬ろうまたはろう付け合金などの高融点合金から選択すべきである。炭素ナノチューブまたは窒化物タイプのナノワイヤ/ナノチューブの場合には、はんだ材料は、はんだ材料38でナノワイヤのめれを改善するために、Ti、Mo、Cr、Nb、V、Fe、W、ZrおよびTaなどの、少量の1つまたは複数の炭化物形成エレメント、または窒化物形成エレメントの合金にしてもよい。ここで、ナノワイヤは2つの基盤10の一方から核形成して成長形成し（図3A）、最終的に、ナノワイヤは、はんだ材料38と接触するのに十分な長さを獲得する（図3B）。一旦接触が行われると（例えば、図3B）、その構造を加熱して、ナノワイヤ・チップをはんだ層38にはんだ付け結合して、垂直的な一体化を完成することができる。

【0018】図4A~4Cは、対向する方向から互いに成長形成し接近するナノチューブが互いに近接する前に、印加された電界を除去することにより行われる、原位置成長形成および垂直相互接続に関する代替的な例示

的工程を示している。電界がない場合には、対向する回路基盤10、10'から接近するナノワイヤが結合する可能性ははるかに低く、このため、図4Aの構造は、たとえば、互いにすれ違うナノワイヤで達成される。図4Bに示したように、ファンデルワールス引力結合15が発生しうるので、特に単壁のナノワイヤまたは薄い他壁のナノワイヤでは、自然にあるいは隣接するナノワイヤ間の物理的接触を刺激することにより、ナノワイヤは互いに接触する。物理的接触は、空気流を当てることまたはナノワイヤを機械的に振動させる他の技術を介して刺激してもよい。ファンデルワールス引力結合によるナノワイヤの平行な取り付けは、非類似な回路材料または基盤材料の、大きな熱膨張の不整合によって引き起こされることがあるような、望ましくないほどに大きい応力や引っ張り力が誤って掛かったときの信頼性について特に有利である。かかる状況下では、取り付けられたワイヤは単に互いに対して摺動することができ、電気的接触を維持するが、ナノワイヤを破損することなく大きな引っ張り力を調節する。ファンデルワールス引力結合自体は、所望の垂直相互接続を達成するのに十分であるが、更なる電気的相互接続およびより低い抵抗を望むのであれば、図4Bの平行な取り付け構成の応力調節能力を幾分か犠牲にしながらナノワイヤの接着を更に強化してもよい。たとえば、導電性金属16は、たとえば、CVD金属堆積または電気化学的堆積で、図4Cに示したように少なくともワイヤの一部上に堆積される。

【0019】代替的に、ナノワイヤはまず、2つの嵌合回路基盤10、10'上で個別に成長形成してから、回路を整列させ、互いに対面するように配置して、図5Aに示したように互いに近づけてもよい。ナノワイヤは、ほぼ直立で平行に、整列された形で成長形成することが好ましく、各基盤上のナノワイヤの長さは、たとえば図5Aのように基盤を合わせたときに、ナノワイヤの結合した長さが隙間よりも長くなるように、隙間(g)の半分よりも長いことが好ましい（図5B）。このようにして、特に、ナノワイヤの直径が小さい（たとえば、10nm未満）ときには、図5Bに示したように、ファンデルワールス引力結合15が隣接するナノワイヤ間で発生し、垂直な電気的相互接続を可能にする。また、更なる電気的相互接続およびより低い抵抗を望む場合には、ナノワイヤは、図4Cを参照して上記で説明したように、更に結合してもよい。各基盤上のナノワイヤの長さが隙間(g)の半分未満であり、そのため各基盤10、10'上のナノワイヤが接触しない場合には、これらのナノワイヤが図4Aに示したように成長形成し結合して個々のナノワイヤになるように、たとえば、電界が印加されている状態でCVDを使用して、これらのナノワイヤを更に成長形成させることができる。

【0020】本発明の原位置成長形成および相互接続技術は、水平回路相互接続を有効にすることにも適用でき

る。かかる相互接続を行う例示的な方法を、図6A～6Cに示した。まず、図6Aにおいては、たとえば、Si、SiO₂、SiN₄、または半導体ウェーハを製造する技術分野において知られた他の材料からなる、半導体ウェーハを含むことがある基盤100が設けられている。この基盤は、ソース、ドレイン、ゲート、またはダイオード、トランジスタなどの装置などの様々な回路コンポーネントを含んでもよい。基盤または回路は、Cu、Al、W、TaまたはCoSi₂の層などの、金属化層で被覆してもよい。図6Aに示したように、必要であれば、たとえばこの層に関して前述したFe、Co、Ni、炭化物、あるいは窒化物の材料を使用して、触媒核形成層26を塗布してパターンニングしてもよい。触媒核形成層は、たとえば、TiNまたはTa₂N層を使用する場合のように、半導体回路用の拡散障壁としての役割も果たせるような材料で製造するのが有利である。金属化層および触媒核形成層は次に、リソグラフィ技術でパターンニングして所望の回路線およびパッド構成にして、図6Aに示した構造を提供するために、SiO₂またはSiN₄などの誘電（絶縁）層102で被覆する。

【0021】図6Bに示したように、次に、たとえば、レーザー光線またはリソグラフィ処理を使用して、水平スロット104を図6Aの層構造に切り込む。こうして、触媒核形成層の断面が露出される。ナノワイヤは、この露出した表面から核形成して、水平に成長形成することを許容されてもよい。電界E⁺は、図6Bに示したように、ナノワイヤ14が整列した形で成長形成して結合するように、スロット全体に渡って印加してもよい。このようにして、p-n接合、トンネル接合、および整流器などの装置機能を、特定の設計ニーズに応じて、スロット区域に導入することができる。代替的に、ナノワイヤの成長を異なった方向に促進して異なったスロットを相互接続するように、電界の方向を修正してもよい。相互接続を付加するか、他のスロットへの相互接続を創出するために、回路アセンブリを更にCVD処理してもよい。図6Cに示したように、付加的な回路または装置40（たとえば、多層ダマスク象眼構造など）を、たとえば、フリップ・チップはんだ付け結合42によって最終的な構造に結合してもよい。

【0022】本明細書で説明した実施形態は単に例示的なものであり、当業者は本発明の主旨や範囲から逸脱することなく、多数の変形や修正を行うことができることが分かる。かかる全ての変形や修正が、添付の特許請求の範囲の中に含まれることを、出願人は意図している。

【図面の簡単な説明】

【図1A】2つの回路基盤の間におけるナノワイヤの原位置成長形成に関する例示的工程を示す略図である。

【図1B】2つの回路基盤の間におけるナノワイヤの原位置成長形成に関する例示的工程を示す略図である。

【図1C】2つの回路基盤の間におけるナノワイヤの原位置成長形成に関する例示的工程を示す略図である。

【図2】ヘテロ接合を備えたナノワイヤを有する原位置垂直相互接続装置を示す略図である。

【図3A】2つの回路基盤の間におけるナノワイヤの原位置成長形成に関する代替的な例示的工程を示す略図である。

【図3B】2つの回路基盤の間におけるナノワイヤの原位置成長形成に関する代替的な例示的工程を示す略図である。

【図4A】回路基盤の間におけるナノワイヤの原位置成長形成に関する代替的な例示的工程を示す略図である。

【図4B】回路基盤の間におけるナノワイヤの原位置成長形成に関する代替的な例示的工程を示す略図である。

【図4C】回路基盤の間におけるナノワイヤの原位置成長形成に関する代替的な例示的工程を示す略図である。

【図5A】嵌合回路基盤状でのナノワイヤの成長形成と、嵌合基盤を接続することを含む、例示的工程を示す略図である。

【図5B】嵌合回路基盤状でのナノワイヤの成長形成と、嵌合基盤を接続することを含む、例示的工程を示す略図である。

【図6A】水平相互接続回路装置を製造するための、ナノワイヤの原位置成長形成に関する例示的工程を示す略図である。

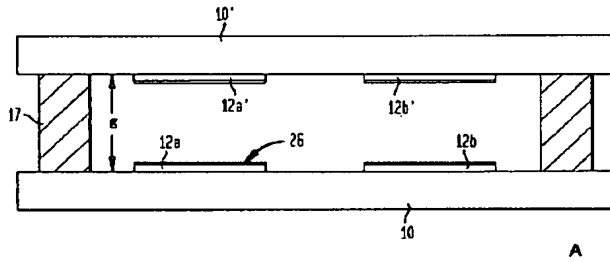
【図6B】水平相互接続回路装置を製造するための、ナノワイヤの原位置成長形成に関する例示的工程を示す略図である。

【図6C】水平相互接続回路装置を製造するための、ナノワイヤの原位置成長形成に関する例示的工程を示す略図である。

【符号の説明】

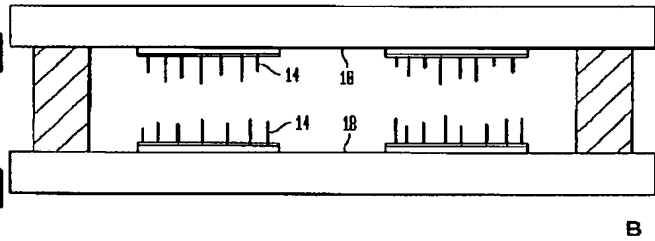
- 4a 金属炭素ナノチューブ
- 4b 半導体ナノワイヤ
- 10、10' 嵌合回路基盤
- 12a、12a'、12b、12b' 電気接触パッド
- 14、14a、14b、14c、14d、14e、14f、14g、14h、14i ナノワイヤ
- 15 ファンデルワールス引力結合
- 16 導電性金属
- 17 スペース
- 18 表面
- 26 触媒核形成層
- 38 はんだ材料
- 40 付加的な回路または装置
- 42 フリップ・チップはんだ付け結合
- 100 基盤
- 102 誘電（絶縁）層
- 104 水平スロット

【図1 A】



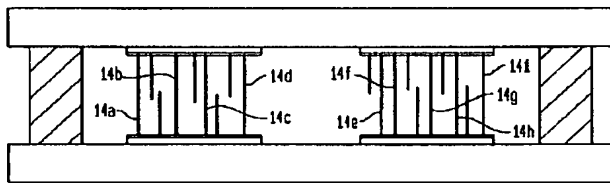
A

【図1 B】



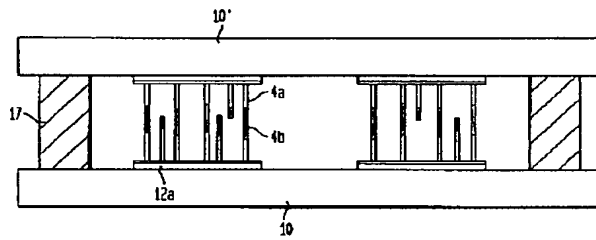
B

【図1 C】

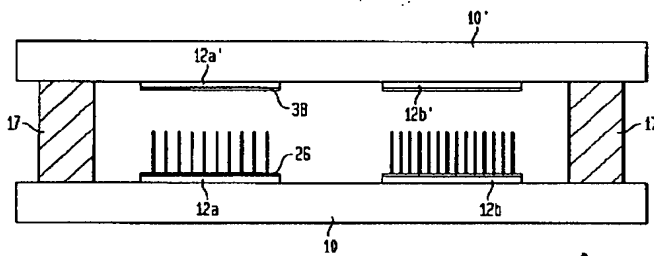


C

【図2】

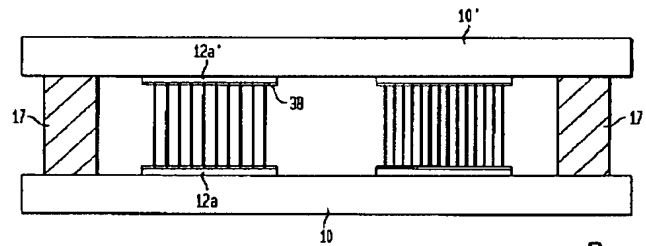


【図3 A】



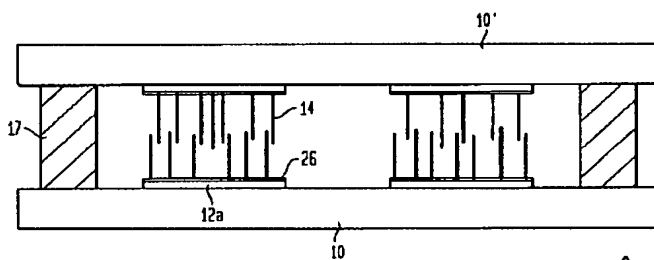
A

【図3 B】



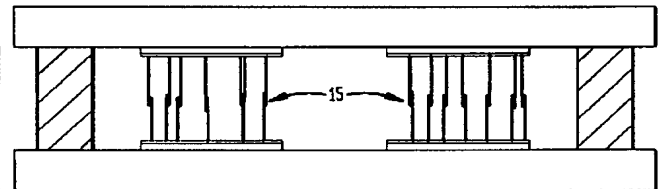
B

【図4 A】



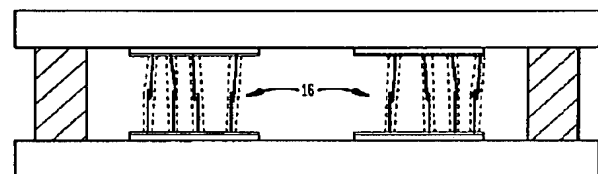
A

【図4 B】



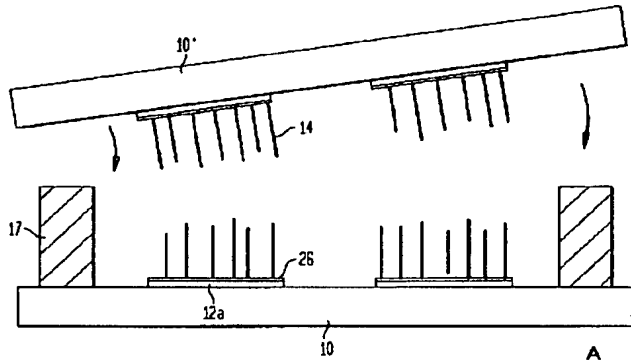
B

【図4 C】

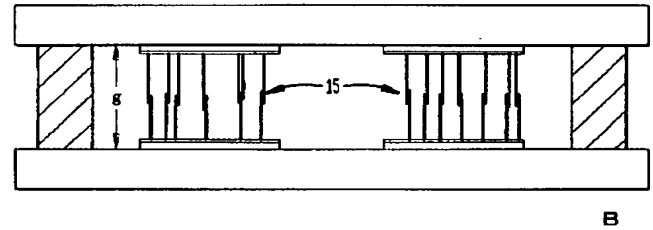


C

【図5 A】

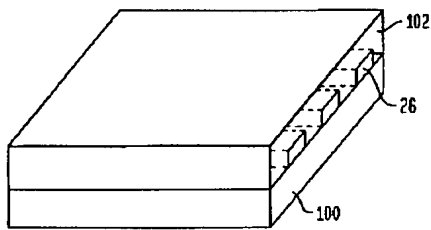


【図5 B】

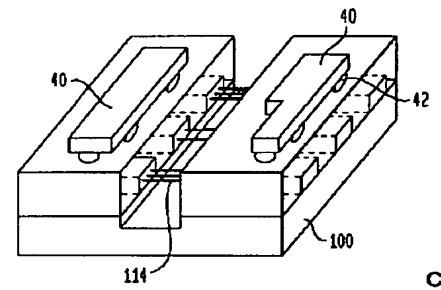
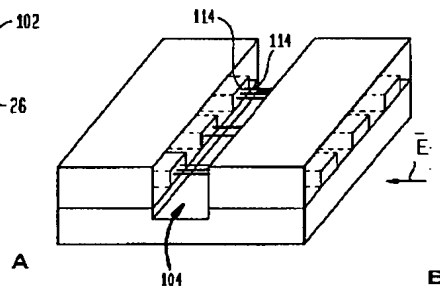


【図6 C】

【図6 A】



【図6 B】



フロントページの続き

(72) 発明者 サングホ ジン
アメリカ合衆国 07946 ニュージャージー
ィ, ミリングトン, スカイライン ドライ
ヴ 145

(72) 発明者 ウェイ ズヒュー
アメリカ合衆国 07059 ニュージャージー
ィ, ワレン, スチュアーマン テラス 4